

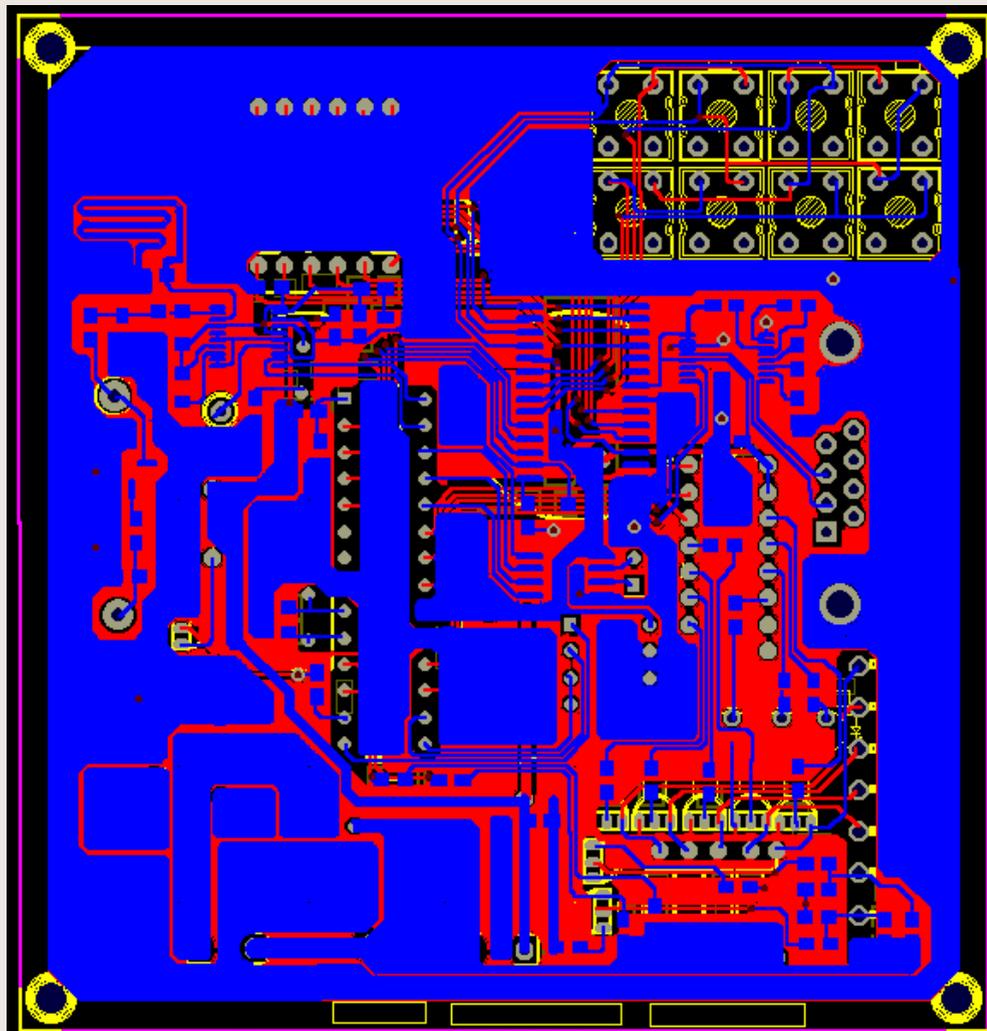
# PCB设计经验谈



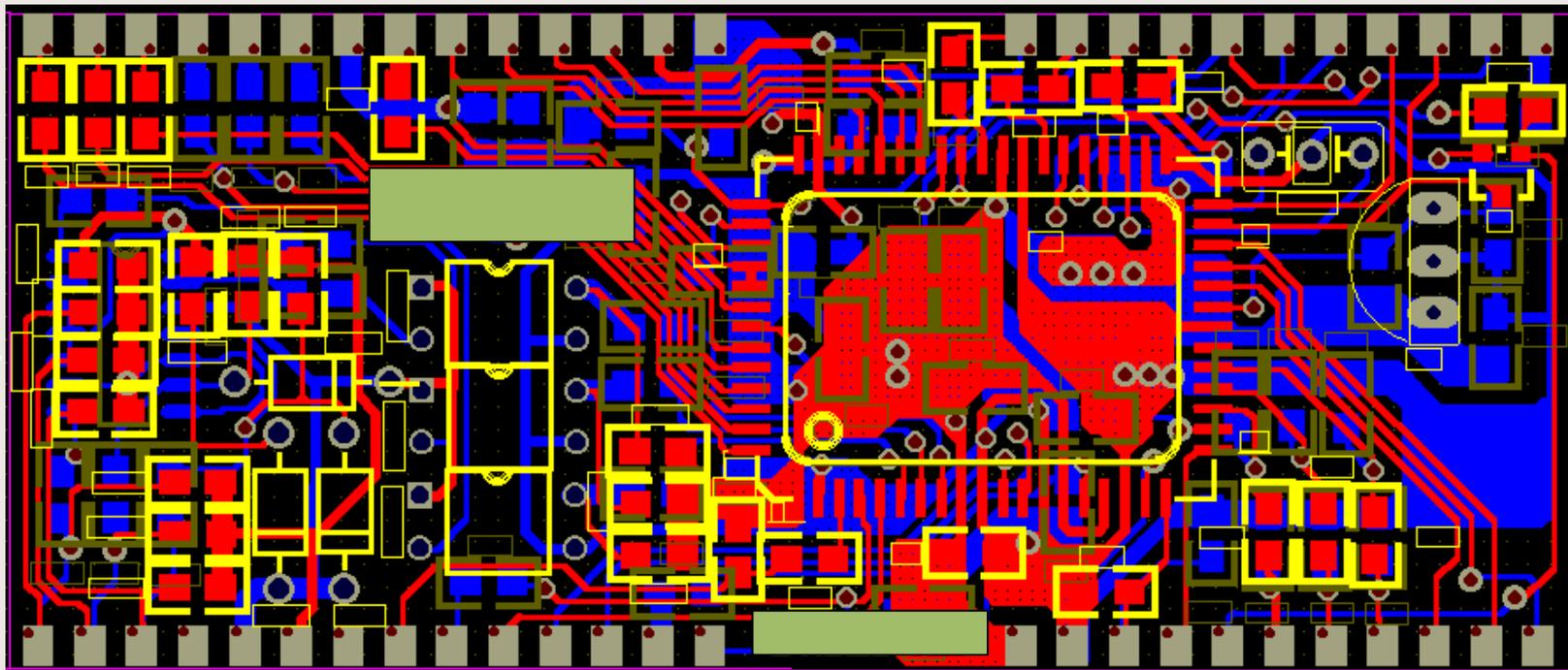
By:Kennykang

Kang.bing@163.com

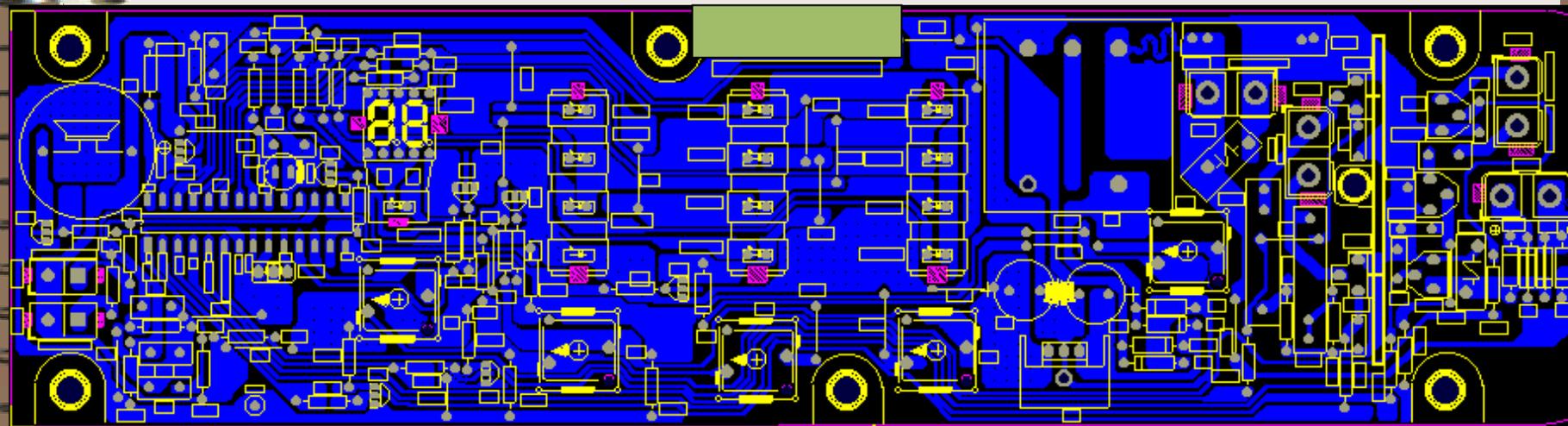
# PCB欣赏--双面板1



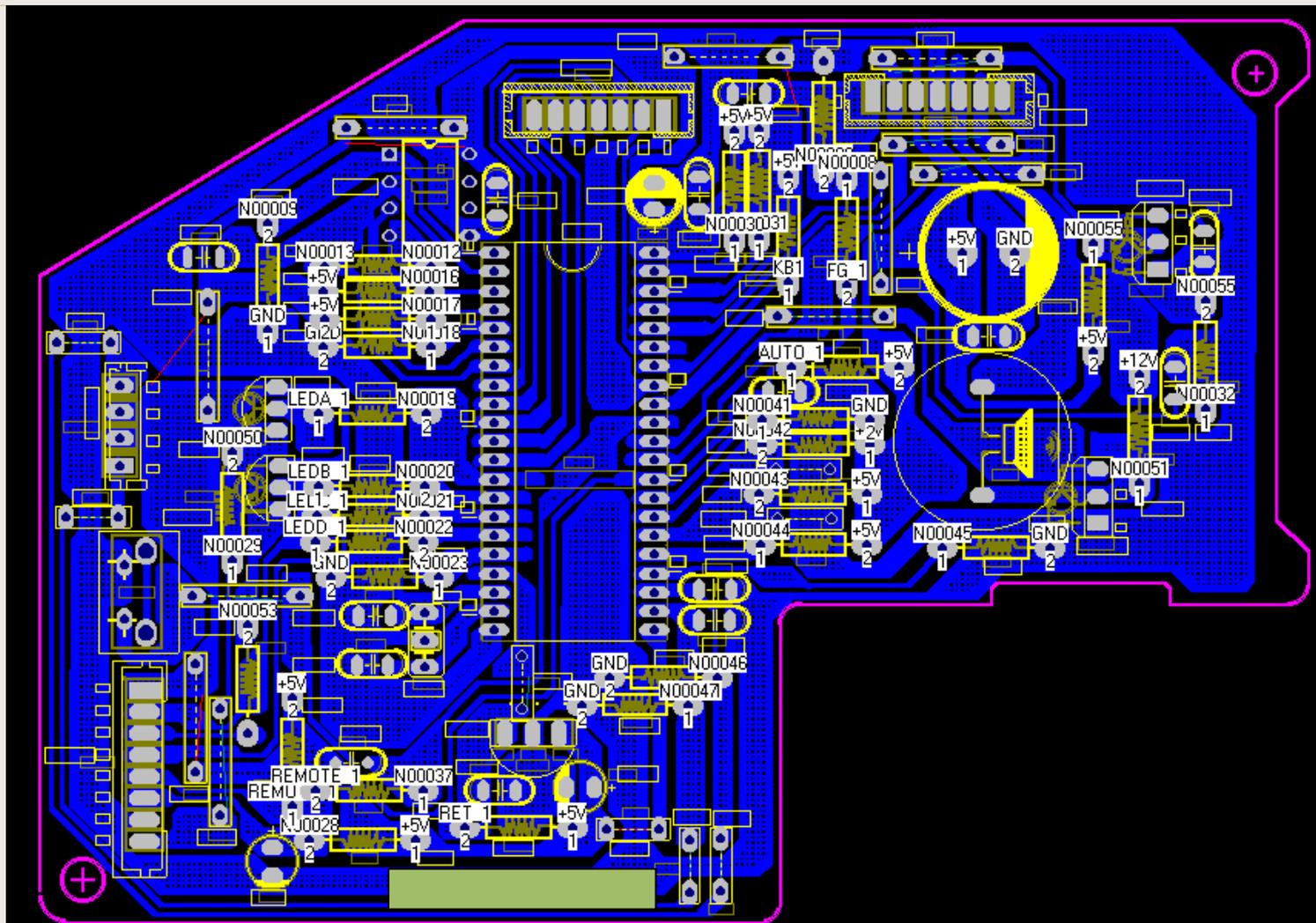
## PCB欣赏 --双面板2



# PCB欣赏—单面板1



## PCB欣赏—单面板2



# 强烈建议

不要用自动布线功能，采用先模块化布局，然后边调整边走线的方式。

# 要成为PCB高手，就要熟练常用的快捷键

---

按Shift点器件，选择

Ctrl+insert 复制

Shift+insert 粘贴

Shift+delete 删除已选部分

+ -切换lay

空格 旋转

X x方向镜像

Y y方向镜像

V、U单位切换

Shift+空格 线的拐角方式选择

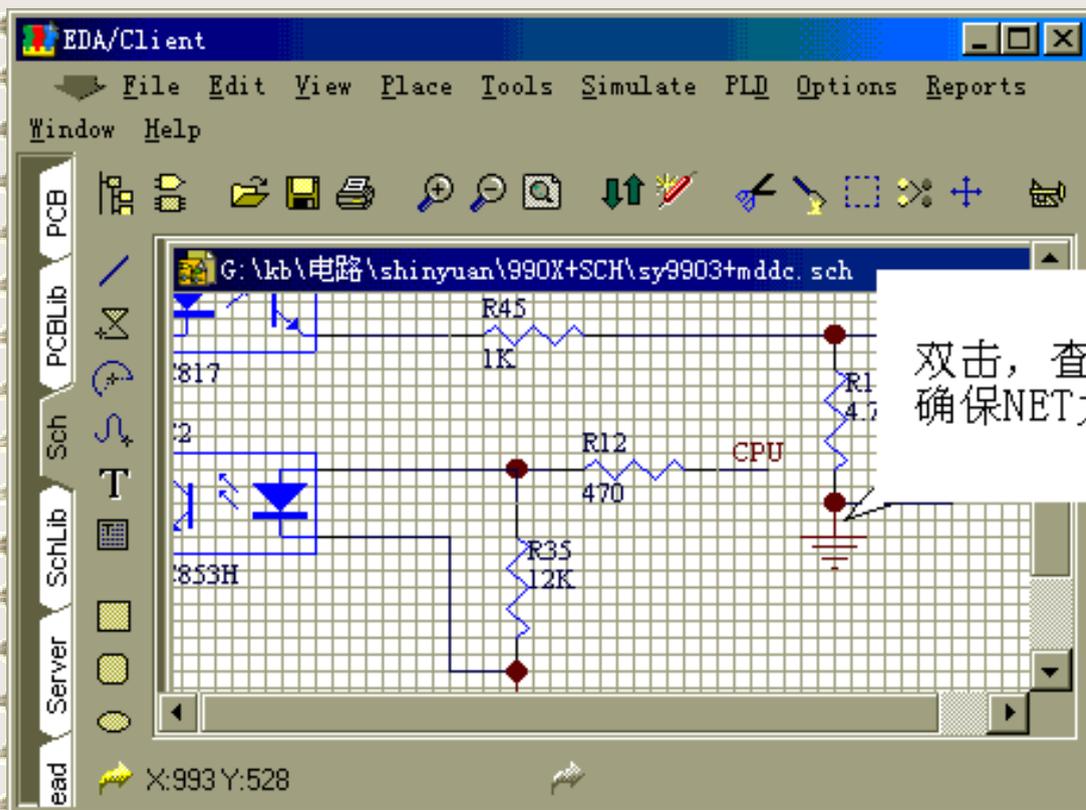
# 原理图绘制注意点

## 1、推荐的环境设置

---

- a.右键 Preference 下 Schemtic 去掉 Auto-Junction 自动加点功能
- b.Graphical Editing 下Cursor 设为large Cursor 90  
Visible 设为Dot Grid

## 2、预防GND和VCC短路



双击，查开属性，  
确保NET为GND





## 4、原理图中器件封装的加入技巧及netlist的生成

### a. 元器件全部加入封装名

少数封装不一定要完全正确，只要PIN的数量和B编号对应即可，只要保证PCB NETLIST 导入完全通过，可以在LAYOUT PCB时再修改。

### b. 部分元器件加入封装名

在PCB NETLIST 导入前放上未加封装的器件，并事前编号

### c. 简单原理图不加入封装名

在PCB NETLIST 导入前放上未器件，并事前编号。

这样做的原因和好处：

在有些器件没有看到实样前，一样可以做好准备工作，并可以先连已知的部分，不必把大量时间浪费，因为在LAYOUT时同样可以修改封装，可以方便的移植其他PCB中的怪异封装，可以确保导入NETLIST导入完全通过,而不必反复修改SCH中器件的封装。

## PCB Layout 注意点

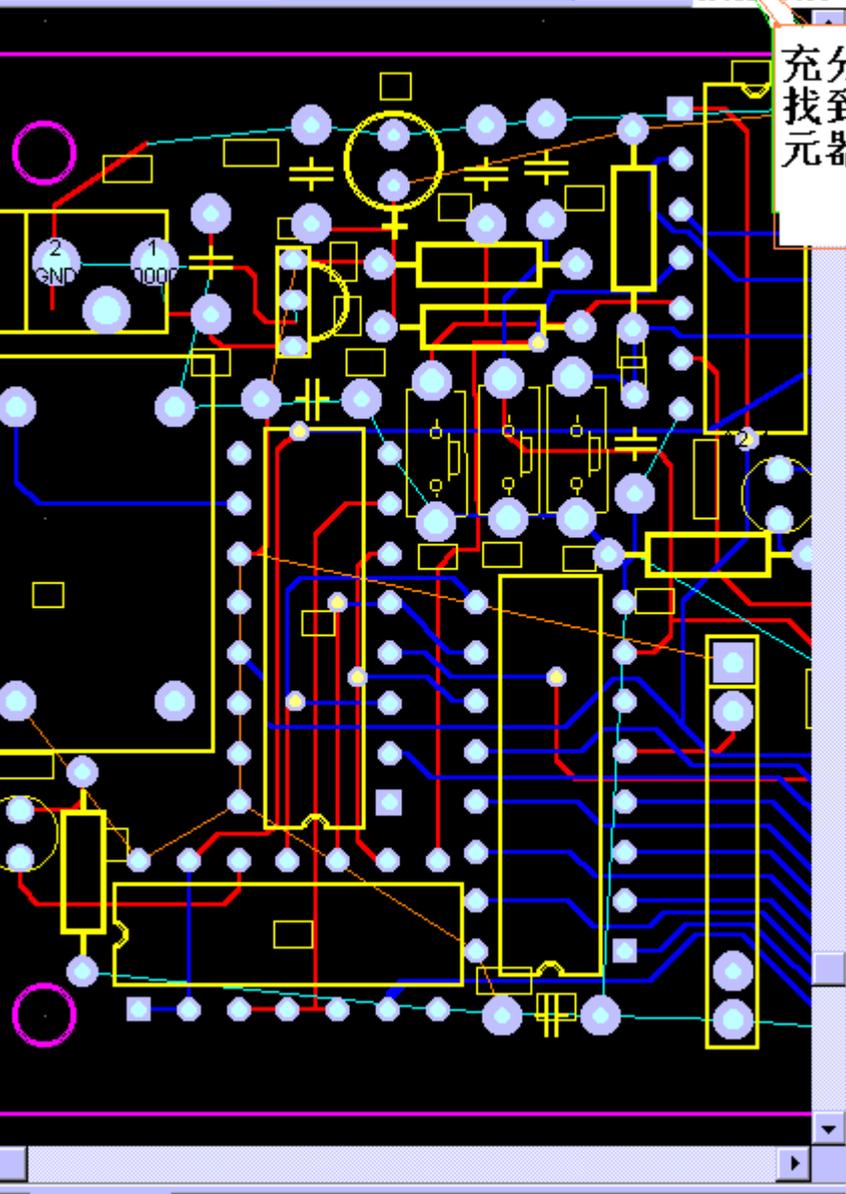
---

### 1.打印一分准确的原理图

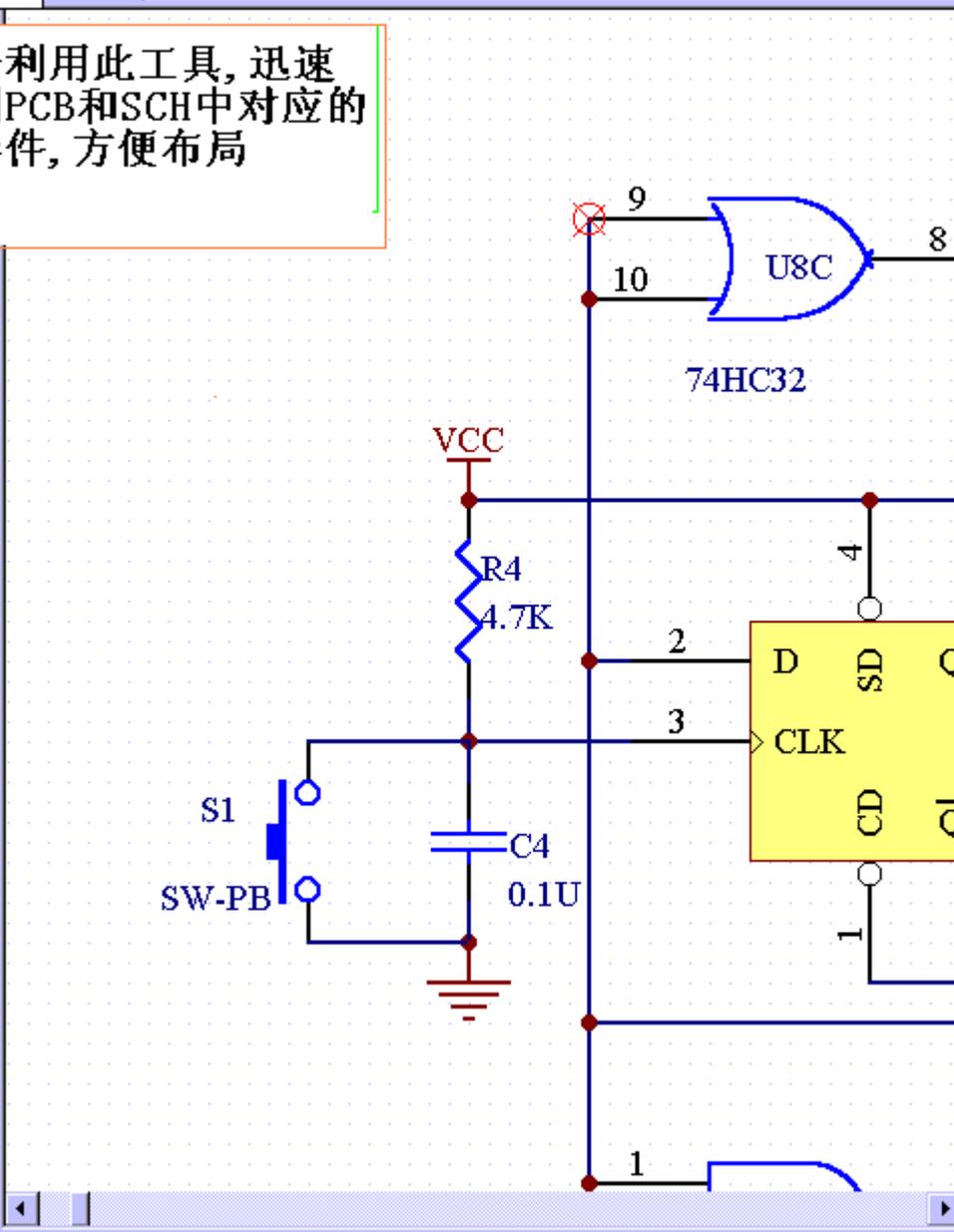
布局时,按电路图将电路划成不同的功能模块,如电源部分,驱动部分,cpu部分放置,然后根据pcb的尺寸和安装整体移动各相关模块,这样就能保证相同模块内的走线最短,各个模块之间的连接最合理。

所以说,要画PCB首先要搞弄SCH的原理。

### 2.一个可以加快你布局的技巧



充分利用此工具, 迅速找到PCB和SCH中对应的元器件, 方便布局



## 怎样画出一块准确PCB板

1.SCH原理图本身的准确及ERC的完全通过

2.PCB Netlist导入完全通过

注意几点：1、有些器件典型库中SCHLIB和PCBLIB引脚编号是不同的。

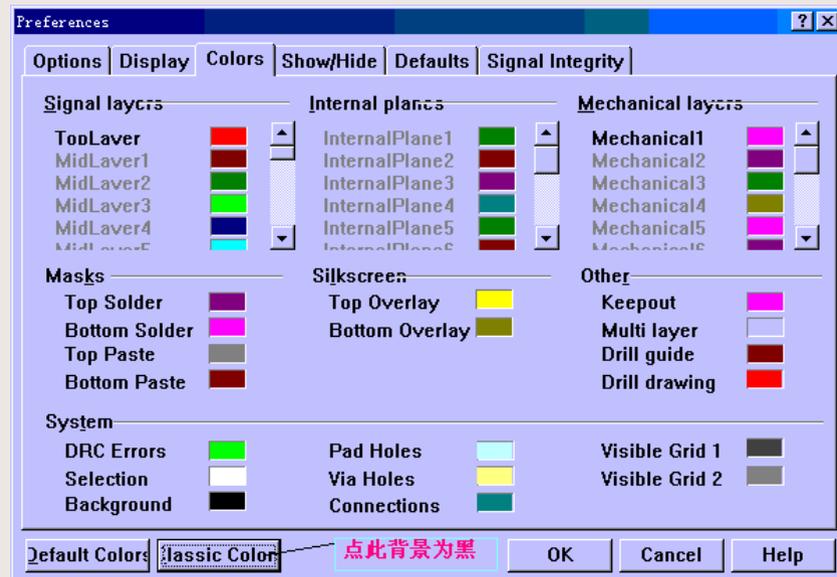
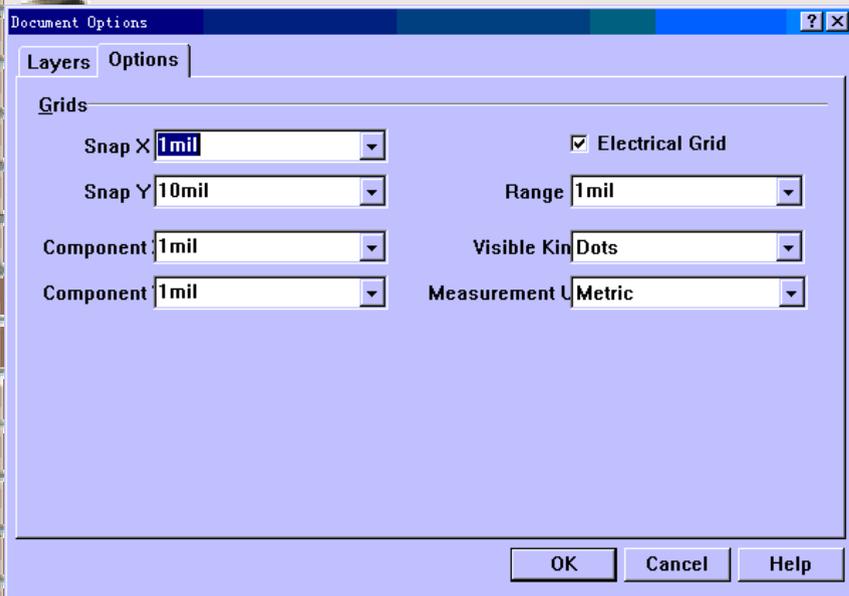
NPN的封装PIN名称是1,2,3，而库是E,B,C的话是通不过的

2、SCH中NETLABLE的不能超过八个字符。

只要元器件引脚的NUMBER和封装一样一定能100%通过，可以采用上述SCH中加封装的方法。

# 怎样画出一块符合电气特性的PCB板

## 我常用环境设置



# RULE的设置

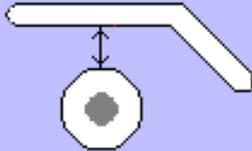
右点鼠标,RULE\_\_Routing,设置以下两项

## Width Constraint



Specifies the width of routing tracks and arcs. The preferred width is used during manual and autorouting. The maximum and minimum widths are checked by the on-line and batch DRC.

## Clearance Constraint



Defines the minimum clearance allowed between any two primitive objects on a copper layer. Use the Clearance Constraint to ensure that routing clearances are maintained.

# 布线规则

- 1、再次强调布局和走线一定要按原理图进行，走线要短。
- 2、强电之间,强弱电之间的爬电距离不小于2.5mm,小于时必须割槽,但不能小于2mm.
- 3、地线,电源线尽量加粗,高、低速和模、数地线分开一点接线。
- 4、一般而言,35um厚的铜箔,1mm宽能走1A的电流。
- 5、7805前的滤波电容一般为1A/1000uF，每个IC的电源脚建议用104的电容进行滤波，防止长线干扰。
- 6、CPU的晶振走线一定要短，并用尽量用地线包住。

# 怎样画出一块漂亮的PCB板

## 有关铺铜



Routing Manufacturing High Speed Placement Signal Integrity Other

## Rule Classes

Paste Mask Expansion

Polygon Connect Style

Power Plane Clearance

Power Plane Connect

Solder Mask Expansion

Testpoint Style

Testpoint Usage

Enable Name

 PolygonC

Rule Not Follow

 Select Affected

Run DRC...

 M

## Polygon Connect Style



Specifies the style of the connection from a component pin to a polygon plane. Two connection methods are available, direct connections (solid

## Polygon Connect Style

Edit Rule Edit Comment

Rule scope:

Apply this rule to all objects (A) where:

A belongs to the set of objects filtered by:

All

Filter kind Whole Board

All design objects are included in this

Rule Name PolygonConnect\_1

## Rule Attributes

Relief Connect

Relief Connect

Direct Connect

No Connect

 2  4

90 Angle

选择直接 相连

OK

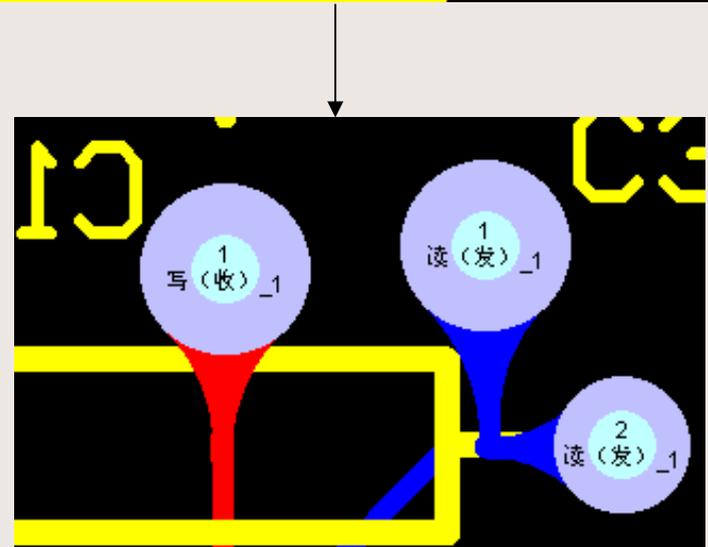
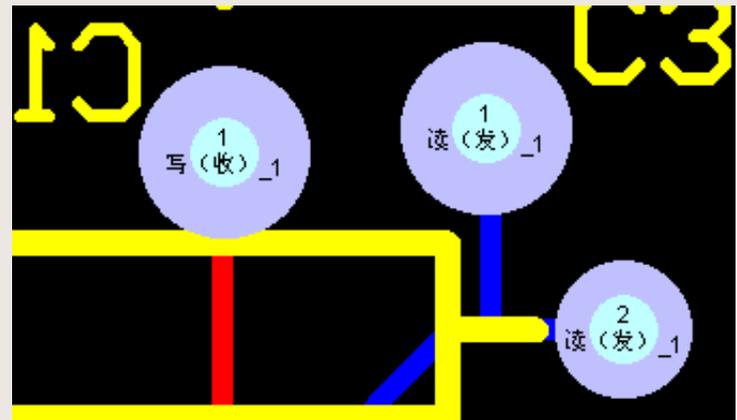
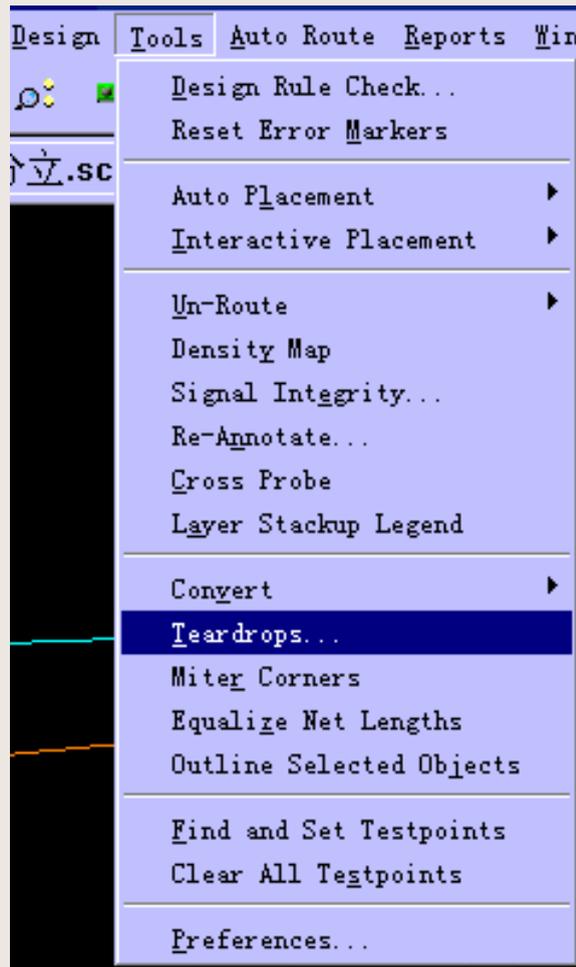
Cancel

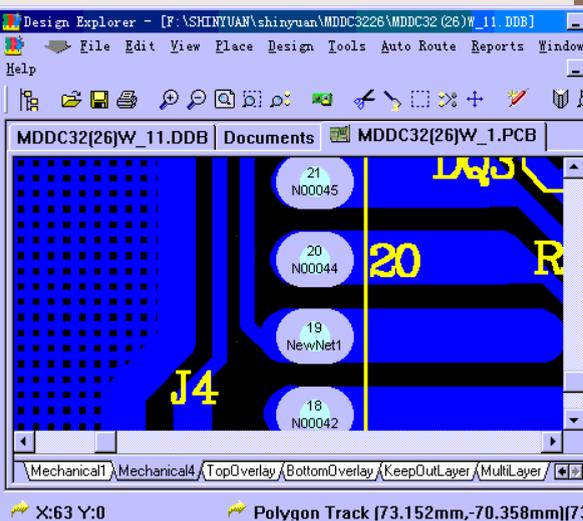
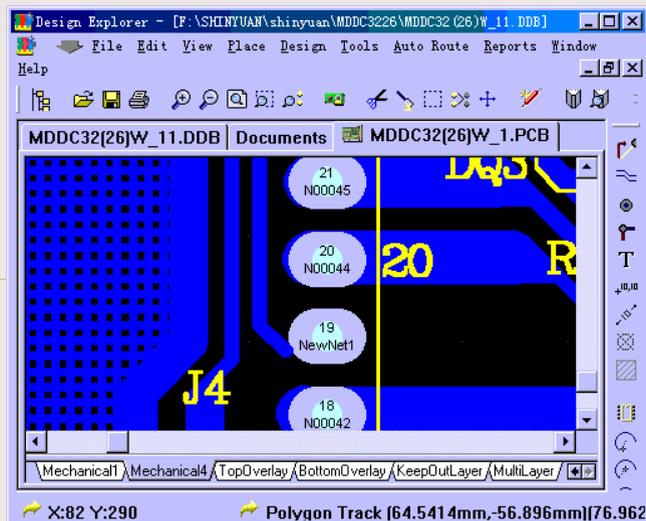
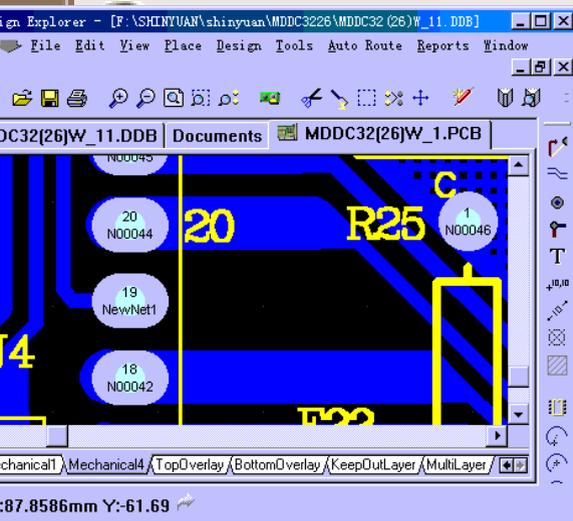
Help

# 有关引脚

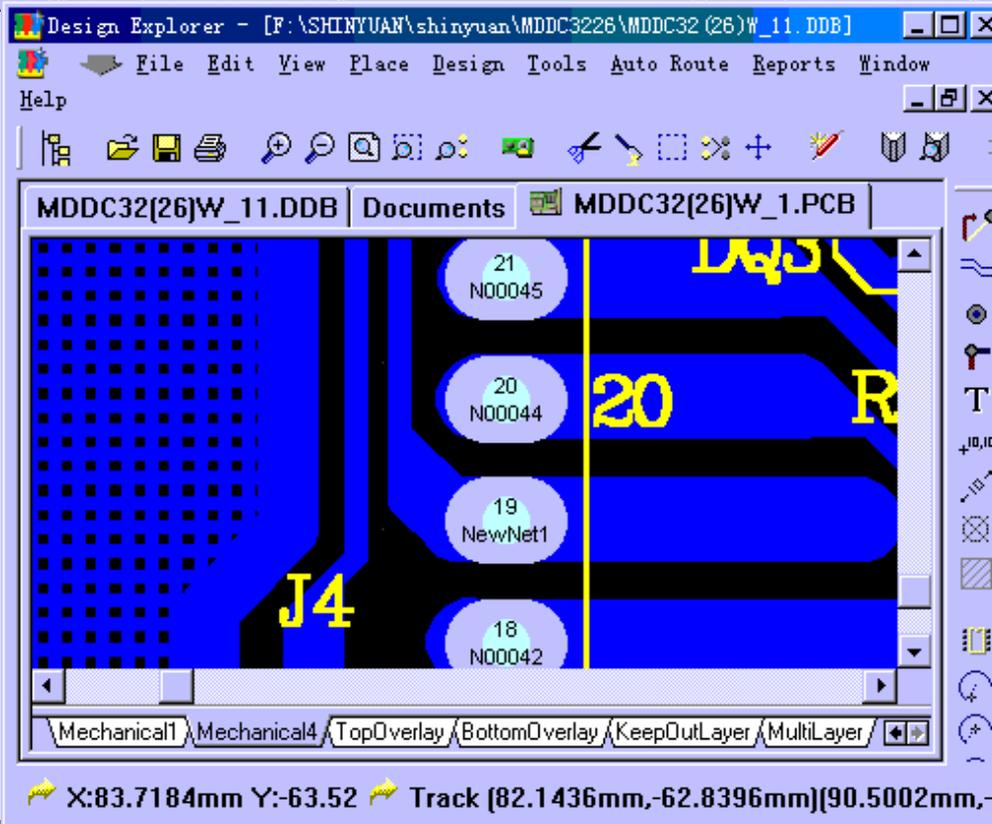
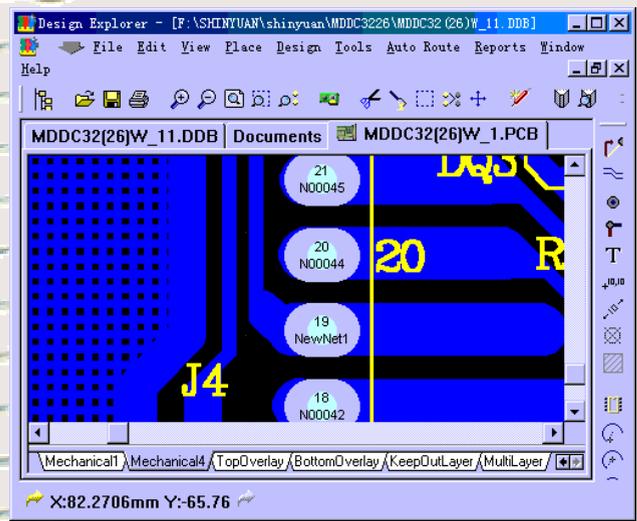
单面办时焊盘尽量大，以增加附着力

## 补泪滴





## 我的方法



# 工艺及其它

拼板

工艺边

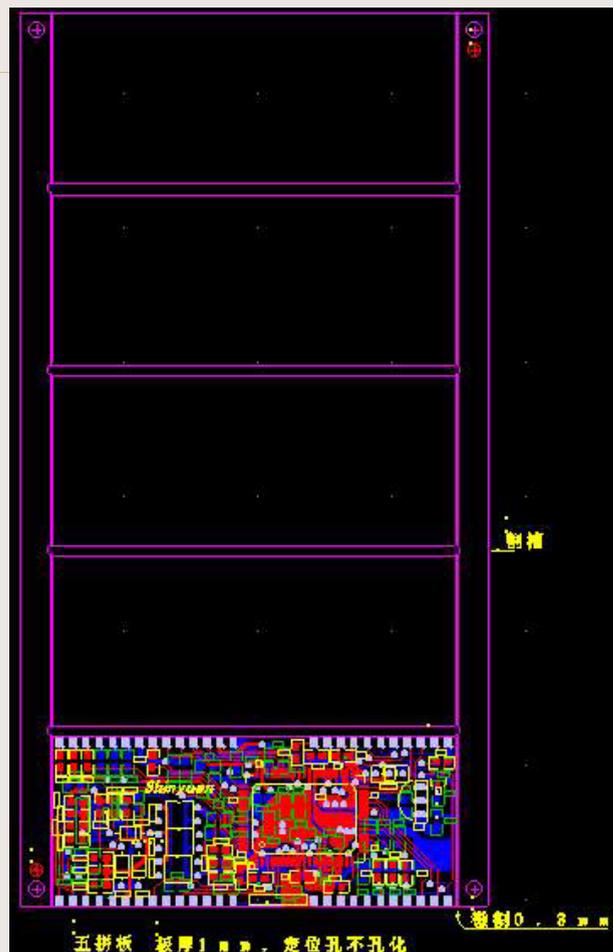
MARK点



$\Phi = 0.8\text{mm}$

表面发亮

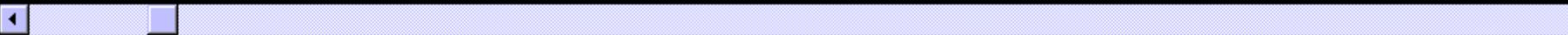
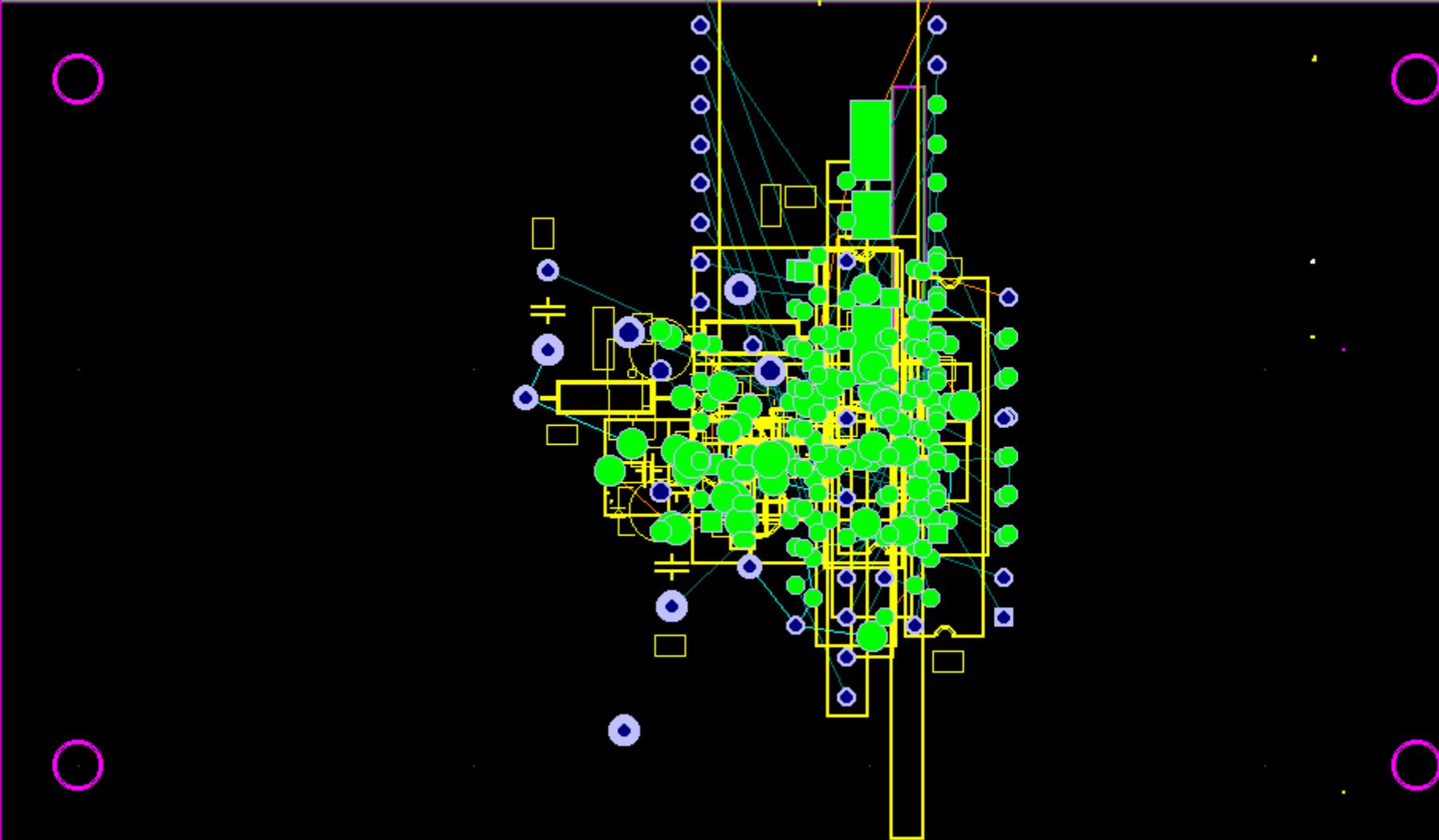
$\Phi = 2.4\text{mm}$



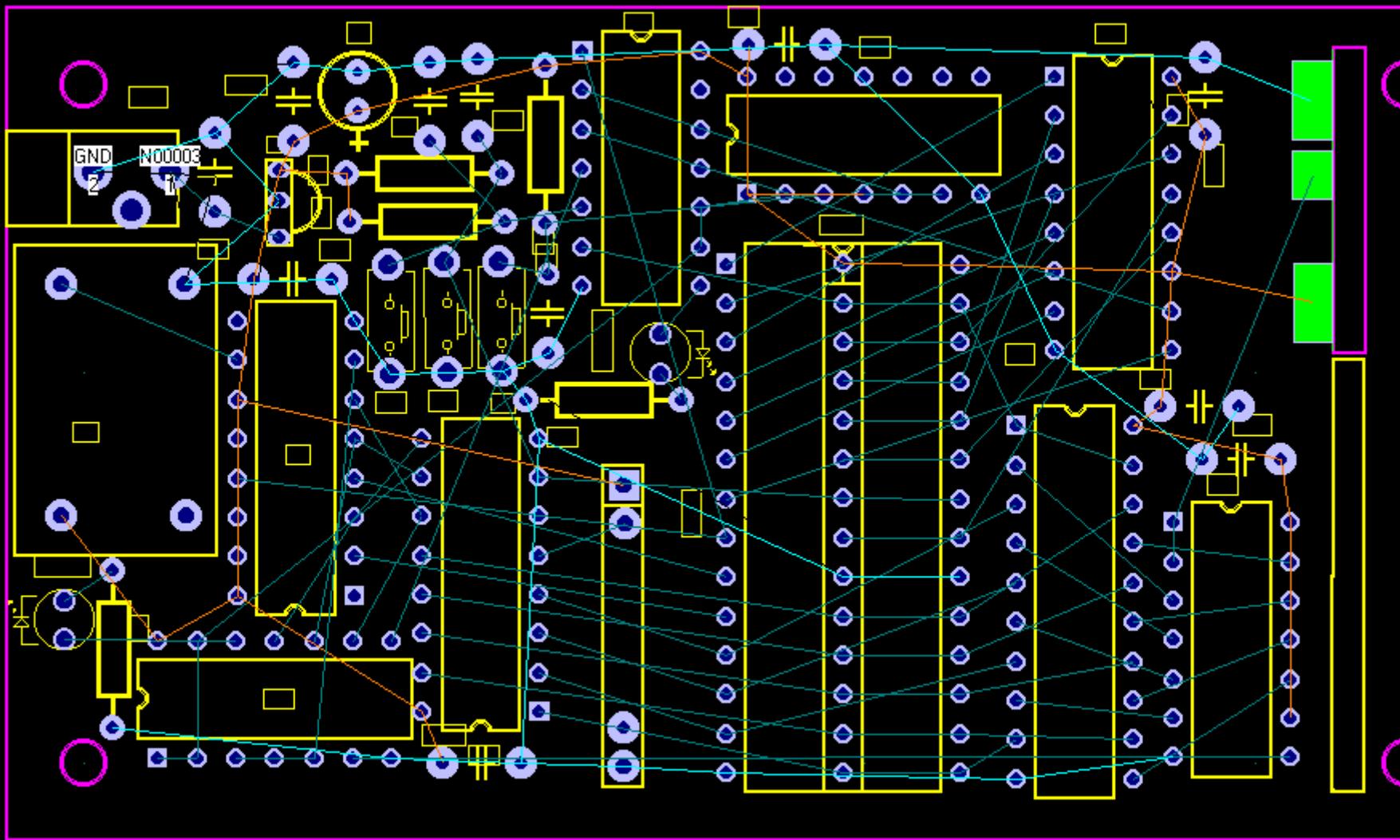


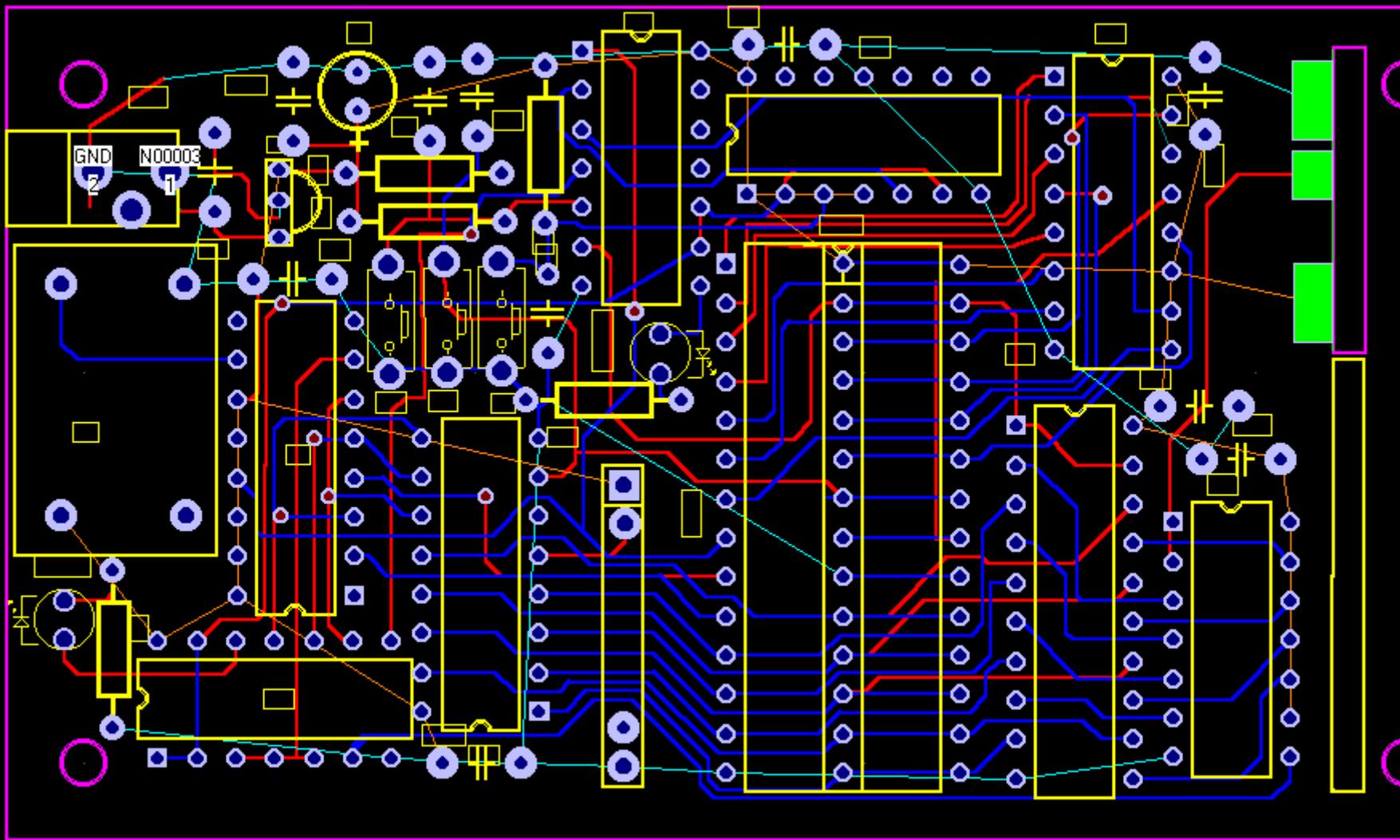
---

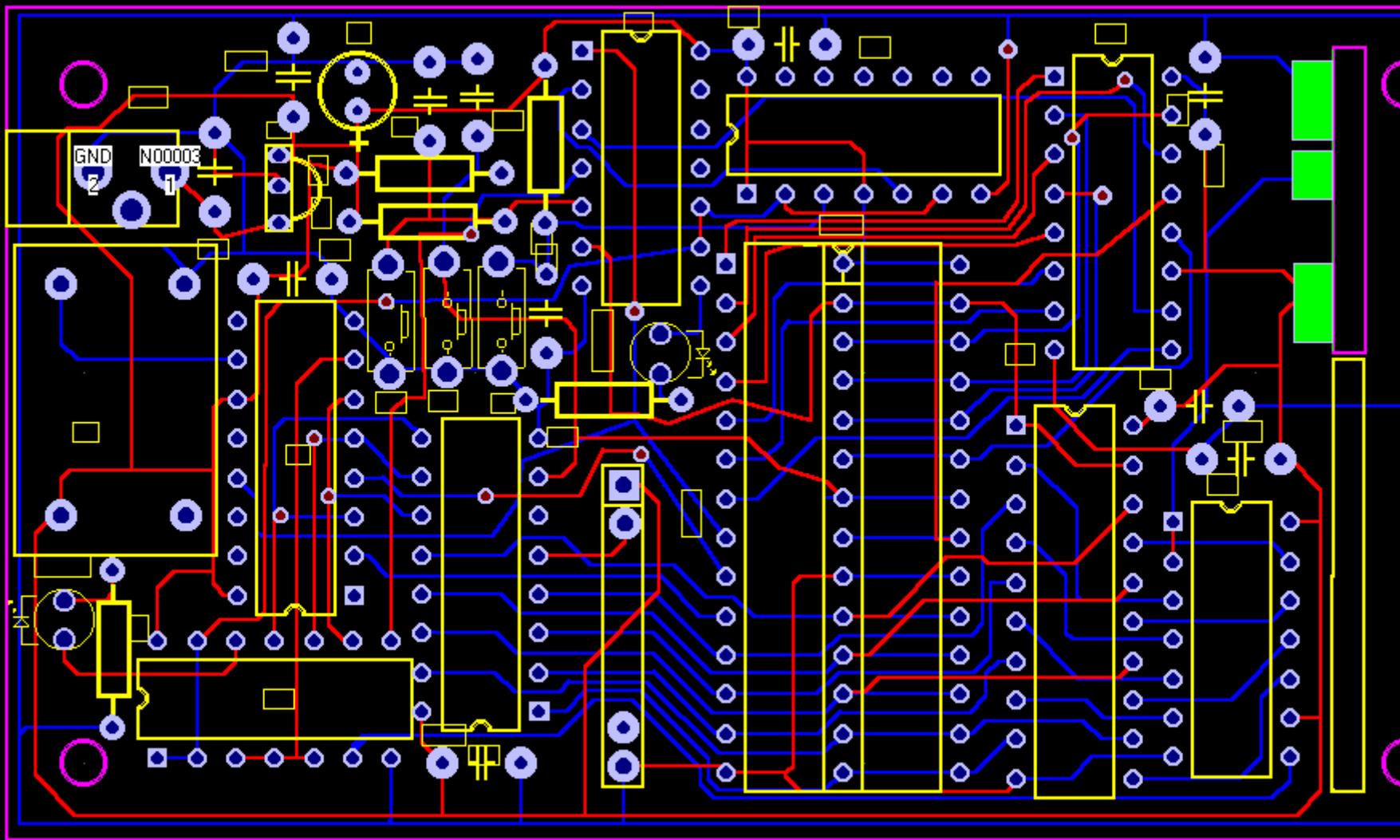
# 布线实例

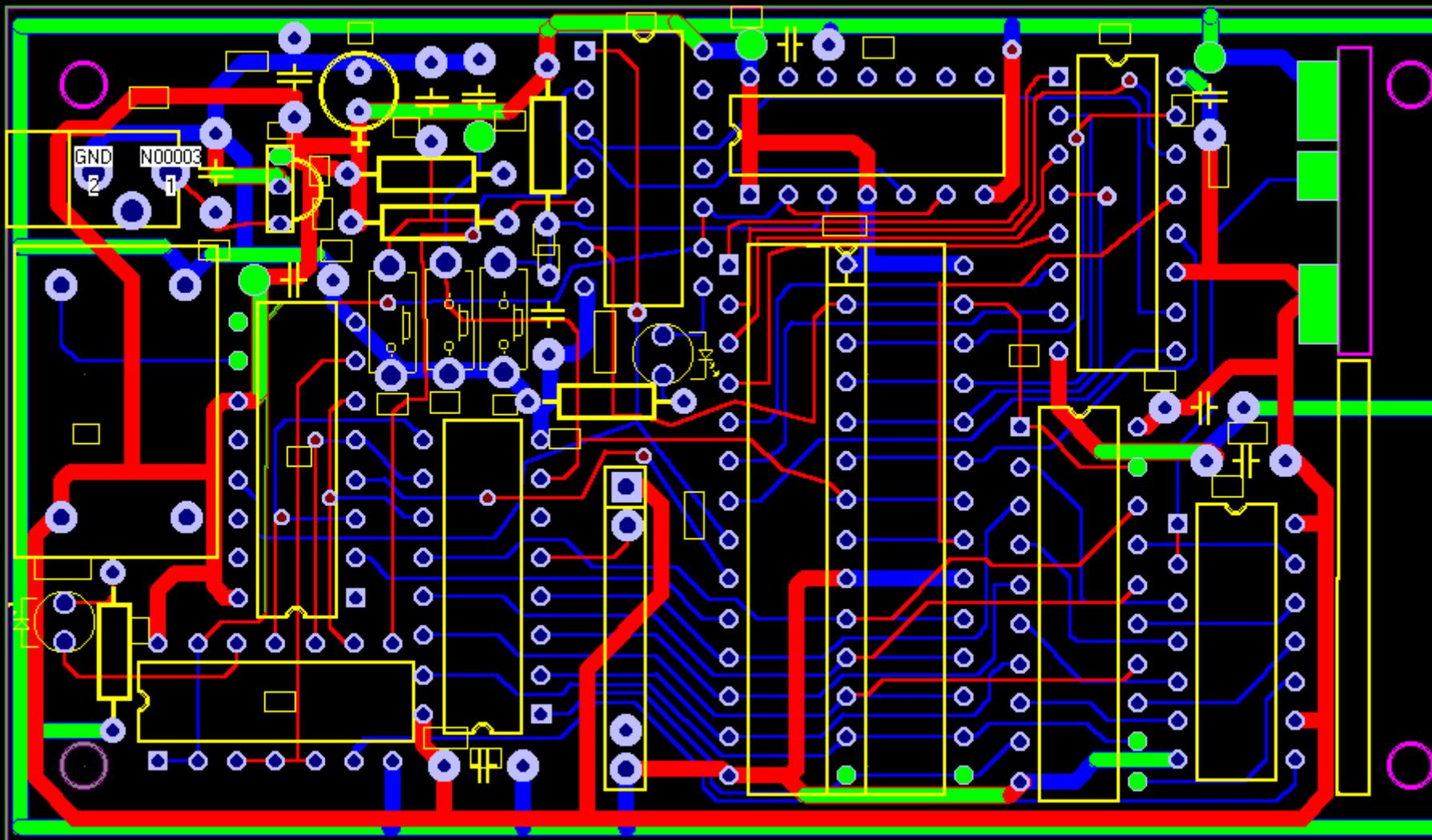


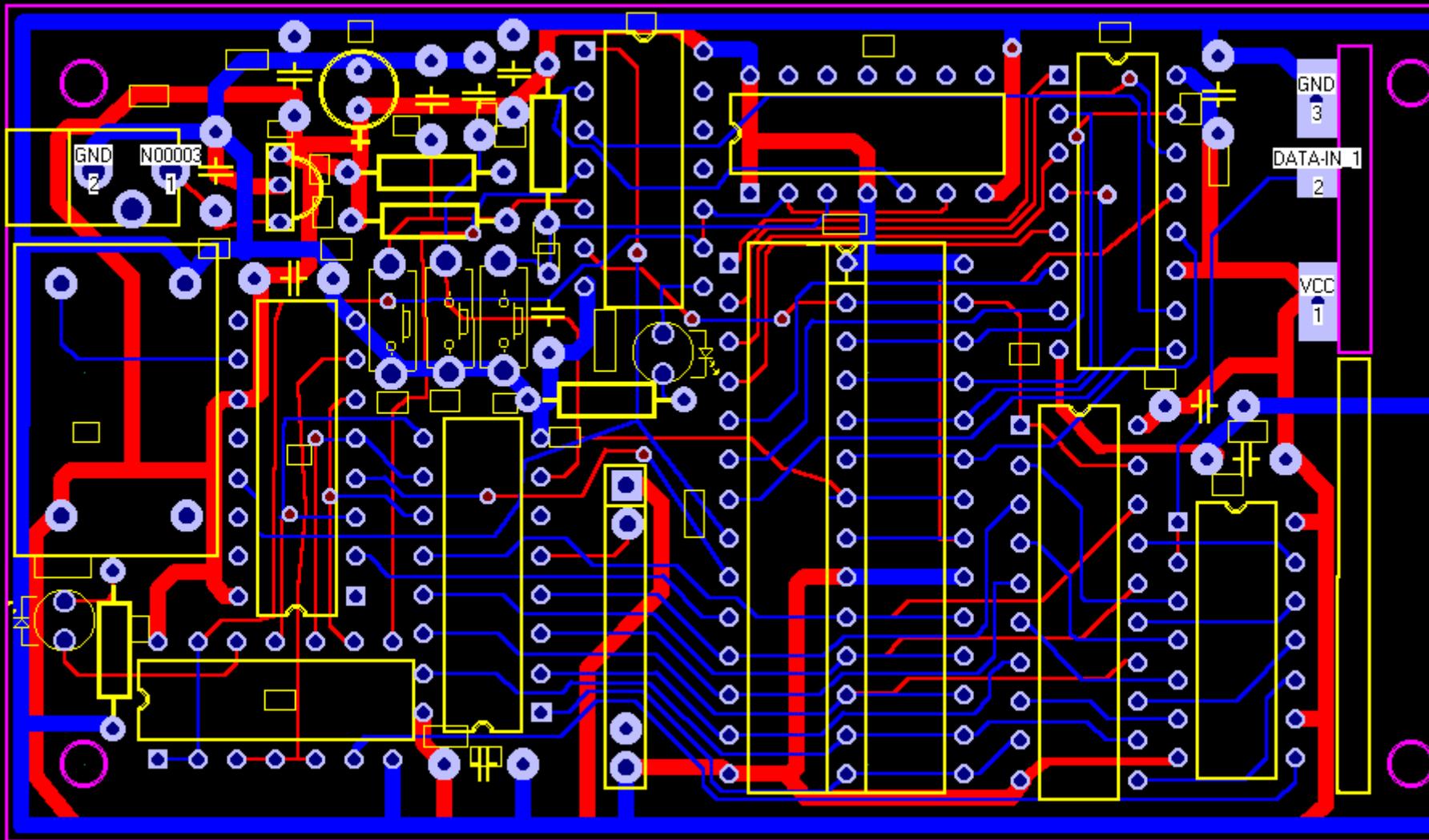
Top Bot TOver KeepOut Mech1 Multi

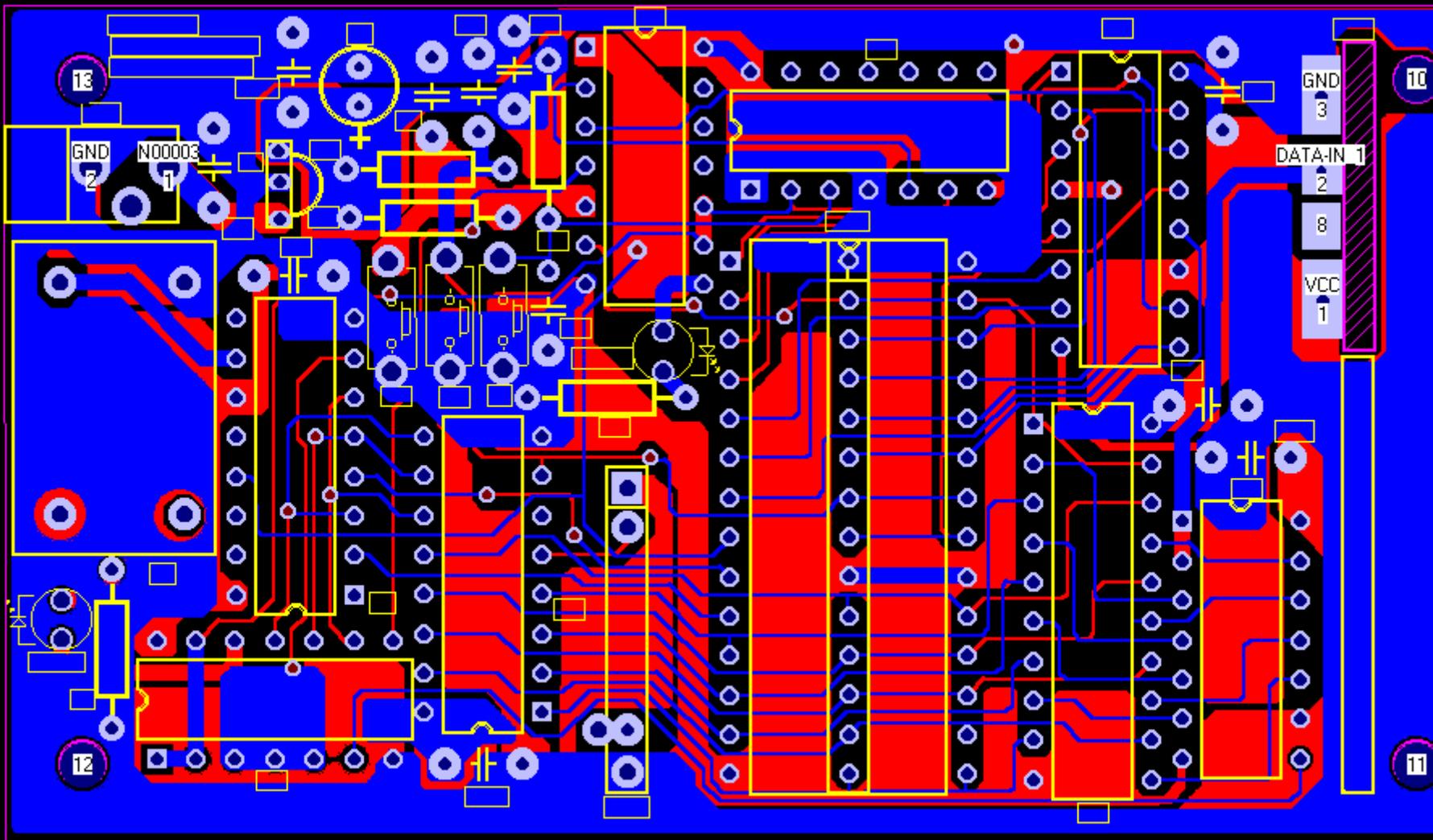












# 问题解答